

## Aufgabe 1

### Funktion:

Das Schaltnetz berechnet die Multiplikation  $e = x \cdot y$ , wobei

$$e = (e_5 e_4 e_3 e_2 e_1 e_0)_2$$

$$x = (x_2 x_1 x_0)_2$$

$$y = (y_2 y_1 y_0)_2$$

### Idee:

Es gibt 4 unterschiedliche Belegungen für  $x_2 x_1$ . Für jede dieser Belegungen wird eine Multiplikationstabelle von  $(x_2 x_1 x_0)_2$  und  $(y_2 y_1 y_0)_2$  erstellt und in eines der 4 16x6-Bit Speicherelemente geschrieben.

Werden nun die Eingänge mit  $(x_2^* x_1^* x_0^*)_2$  und  $(y_2^* y_1^* y_0^*)_2$  belegt, so belegt jedes Speicherelement seine Ausgänge (in der Zeichnung vereinfacht ebenfalls als  $e_5 e_4 e_3 e_2 e_1 e_0$  bezeichnet) an Hand der gespeicherten Werte zu der Kombination  $x_0^*$ ,  $y_2^*$ ,  $y_1^*$  und  $y_0^*$ . Dann wird mit Hilfe von Multiplexern und den Werten  $x_2^*$  und  $x_1^*$  die richtige Belegung der Ausgänge (in der Zeichnung ebenfalls  $e_5 e_4 e_3 e_2 e_1 e_0$ ) aus den unterschiedlichen Belegungen der Ausgänge der Speicherelemente ausgewählt.

Das Schaltnetz des 3-Bit-Multiplizierers ist in Abbildung 1 angegeben.

### Konventionen in der Zeichnung:

- Damit unsere Zeichnung übersichtlicher wird haben wir die Eingänge an den Speicherelementen nach oben gelegt.
- Ebenso wurden Multiplexer zu Multiplexer-Blöcken zusammengefasst, damit die Zeichnung übersichtlicher wird. Hierbei ist zu beachten, dass eigentlich für jeweils zwei Eingänge der Multiplexer-Blöcke mit derselben Bezeichnung ein Multiplexer benötigt wird, wobei an allen einzelnen Multiplexern der Steuereingang anliegt, der auch am Multiplexer-Block anliegt.

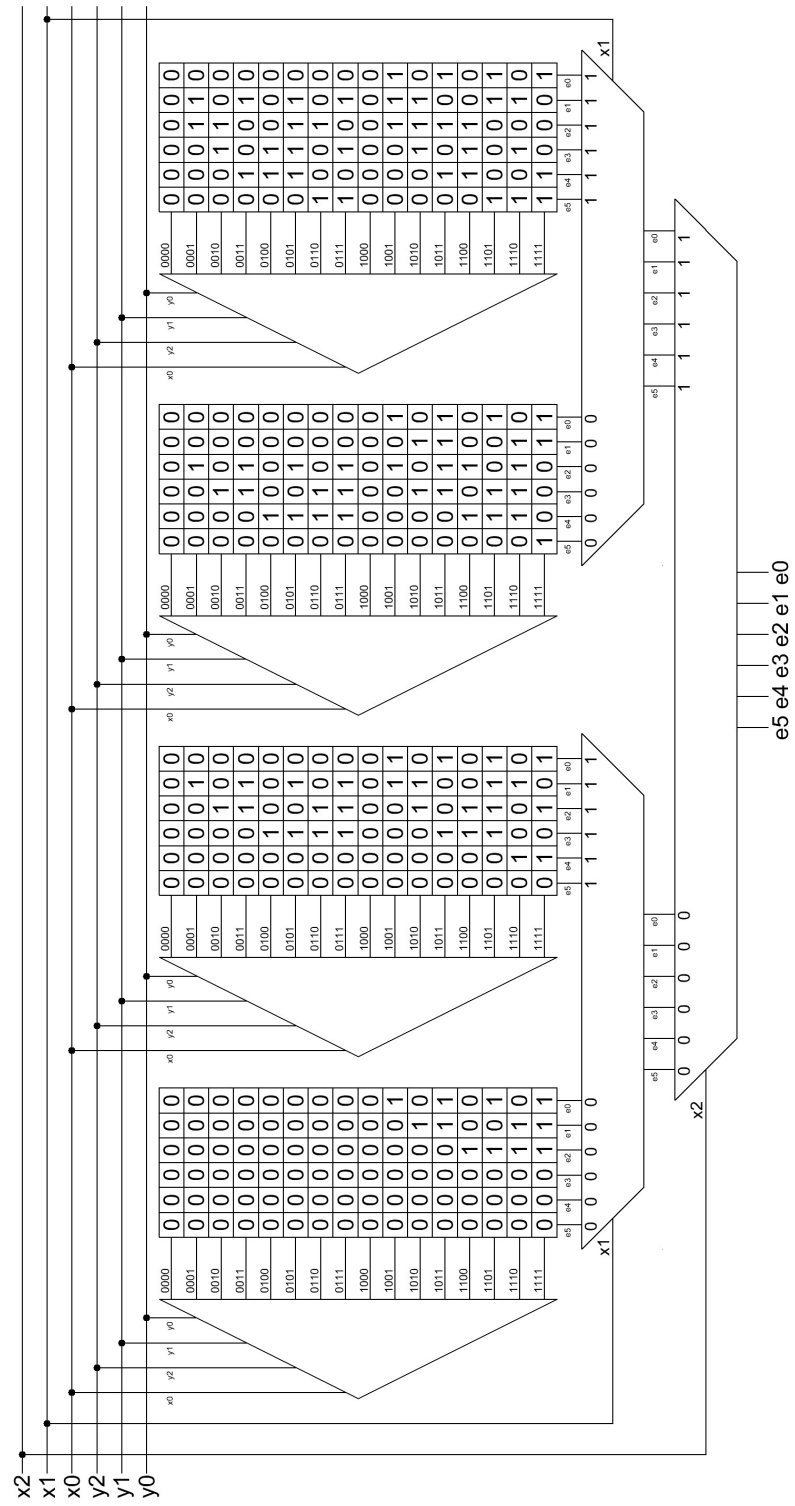


Abbildung 1: Schaltnetz des 3-Bit-Multiplizierers

## Aufgabe 2

- (a) Ein 10-Bit-Carry-Select-Addierer mit der Aufteilung 5-5 ist in Abbildung 2 dargestellt:

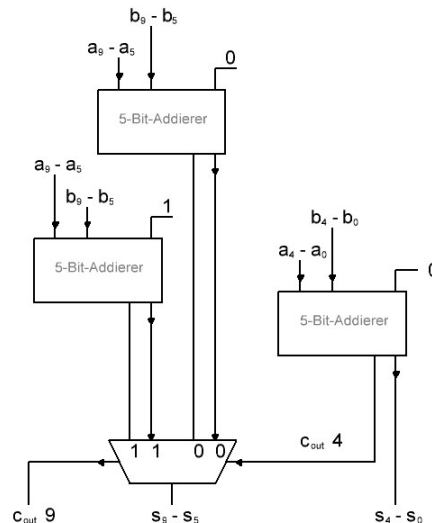


Abbildung 2: 10-Bit-Carry-Select-Addierer

Gesamtfläche:

$$A = \underbrace{1 \cdot 5FE}_{\text{Addierer Bit 0-4}} + \underbrace{2 \cdot 5FE}_{\text{Addierer Bit 5-9}} + \underbrace{5 \cdot 1FE}_{\text{Multiplexer Bit 5-9}} + \underbrace{1 \cdot 1FE}_{\text{Multiplexer Carry}} = 21FE$$

Gesamtzeit:

$$T = \underbrace{5ZE}_{\text{Block 1}} + \underbrace{1ZE}_{\text{Block 2}} = 6ZE$$

Zeit-Flächen-Produkt:

$$AT = 21FE \cdot 6ZE = 126FEZE.$$

- (b) Ein 10-Bit-Carry-Select-Addierer mit der Aufteilung 2-2-3-3 (Abbildung 3):

Gesamtfläche:

$$A = \underbrace{1 \cdot 2FE}_{\text{Addierer Bit 0-1}} + \underbrace{2 \cdot 2FE}_{\text{Addierer Bit 2-3}} + \underbrace{2 \cdot 3FE}_{\text{Addierer Bit 4-6}} + \underbrace{2 \cdot 3FE}_{\text{Addierer Bit 7-9}} + \underbrace{8 \cdot 1FE}_{\text{Multiplexer Bit 2-9}} + \underbrace{3 \cdot 1FE}_{\text{Multiplexer Carry}} = 29FE$$

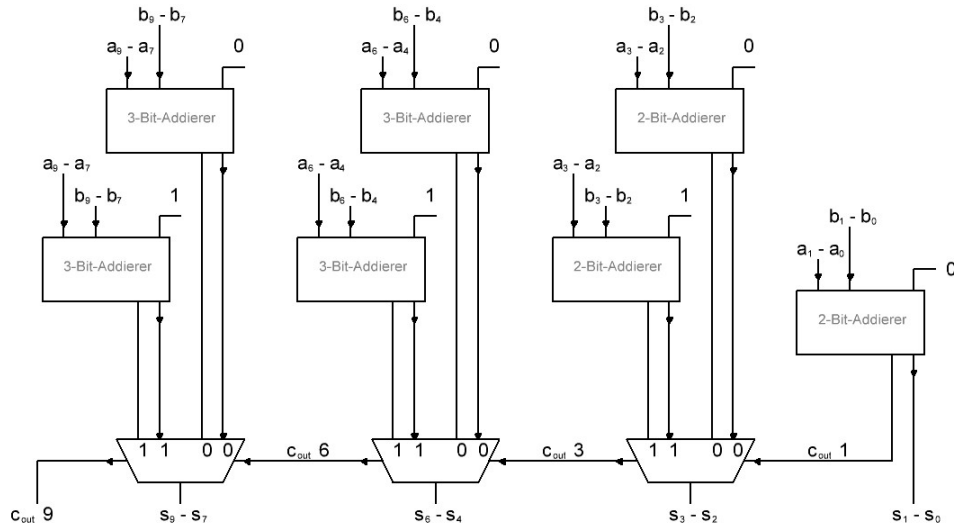


Abbildung 3: 10-Bit-Carry-Select-Addierer

Gesamtzeit:

$$T = \underbrace{2ZE}_{\text{Block 1}} + \underbrace{1ZE}_{\text{Block 2}} + \underbrace{1ZE}_{\text{Block 3}} + \underbrace{1ZE}_{\text{Block 4}} = 5ZE$$

Zeit-Flächen-Produkt:

$$AT = 29FE \cdot 5ZE = 145FEZE$$